

VLIW 型プロセッサ用リターゲットابل・リニアアセンブラ

野垣内 聡、石浦 菜岐佐、今井 正治

あらまし

本稿では、VLIW 型カスタムプロセッサのためのソフトウェア開発ツールとして、リターゲットابل・アセンブラを提案する。リターゲットابل・リニアアセンブラは、マイクロアーキテクチャの詳細を意識せずにコーディングができるリニアアセンブリと、ターゲット・プロセッサのアーキテクチャの記述を入力として、そのプロセッサ用に最適化されたアセンブリを出力する。本稿では、複数のターゲットに対応させるためのプロセッサアーキテクチャのモデル化、及びリターゲットابل・リニアアセンブラのスケジューリングの定式化を示す。

キーワード リターゲットابل・リニアアセンブラ、VLIW 型プロセッサ、コードスケジューリング

Retargetable Linear Assembler for VLIW Processor

Satoshi NOGAI, Nagisa ISHIURA, and Masaharu IMAI

This paper proposes a *retargetable linear assembler* as a software development tool for custom VLIW processors. The retargetable linear assembler takes a *linear* assembly program, which can be coded without the detailed knowledge of the microarchitecture, and architecture description of a processor, to generate an assembly code optimized for the processor. We present an architecture model and the formulation of the scheduling problem for the retargetable linear assembler.

Key words retargetable linear assembler, VLIW processor, code scheduling